Федеральное государственное бюджетное образовательное учреждение
высшего образования
«Новосибирский государственный технический университет»
Кафедра полупроводниковых приборов и микроэлектроники

Паспорт зачета

по дисциплине «Микропроцессорная техника», 3 семестр

1. Методика оценки

Зачет проводится в устной форме, по билетам. Билет формируется по следующему правилу: первый вопрос выбирается из диапазона вопросов 1-6, второй из 7-12, третий из 13-19, четвертый и пятый – из задач 1-12 (список вопросов приведен ниже). В ходе зачета преподаватель вправе задавать студенту дополнительные вопросы из общего перечня (п. 4).

Форма билета для зачета

НОВОСИБИРСКИЙ ГОСУДАРСТВЕННЫЙ ТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ
Факультет РЭФ

Билет № _____
к зачету по дисциплине «Микропроцессорная техника»

1. Понятия процессор, микропроцессор, микроконтроллер, контроллер
2. Статическое ОЗУ. Регистровое и матричное. Схема ячейки. Типы статического ОЗУ.
3. Структурная схема микропроцессора с характерными признаками CISC-архитектуры для работы с большими объемами оперативной памяти на примере микропроцессора 8086.
4. Разработать схему устройства, реализующего таблицу истинности:

A	B	C	Q (вых)
0	0	0	0
0	1	0	1
1	0	0	1
1	1	0	0
x	x	1	1

5. Записать в двоичном формате число (–52312)

Утверждаю: зав. кафедрой ____ _____ должность, ФИО
(подпись)
(дата)

2. Критерии оценки результатов обучения, соотнесенных с уровнями освоения индикаторов достижения компетенций

- Ответ на билет для зачета считается **неудовлетворительным**, если студент при ответе на вопросы не дает определений основных понятий, не способен показать причинно-следственные связи явлений, при решении задачи допускает принципиальные ошибки, оценка составляет *от 0 до 9 баллов.*
- Ответ на билет для зачета засчитывается на **пороговом** уровне, если студент при ответе на вопросы дает определение основных понятий, может показать причинно-следственные связи явлений, при решении задачи допускает непринципиальные ошибки, например, вычислительные, оценка составляет *от 10 до 13 баллов.*

- Ответ на билет для зачета засчитывается на **базовом** уровне, если студент при ответе на вопросы формулирует основные понятия, законы, дает характеристику процессов, явлений, проводит анализ причин, условий, может представить качественные характеристики процессов, не допускает ошибок при решении задачи, оценка составляет *от 14 до 17 баллов*.
- Ответ на билет для зачета засчитывается на **продвинутом** уровне, если студент при ответе на вопросы проводит сравнительный анализ подходов, проводит комплексный анализ, выявляет проблемы, предлагает механизмы решения, способен представить количественные характеристики определенных процессов, приводит конкретные примеры из практики, не допускает ошибок и способен обосновать выбор метода решения задачи, оценка составляет *от 18 до 20 баллов*.

3. Шкала оценки

Зачет считается сданным, если сумма баллов по всем заданиям билета составляет не менее 10 баллов из 20 возможных.

В общей оценке по дисциплине баллы за зачет учитываются в соответствии с правилами балльно-рейтинговой системы, приведенными в рабочей программе дисциплины.

4. Вопросы к зачету по дисциплине «Микропроцессорная техника»

1. Понятия процессор, микропроцессор, микроконтроллер, контроллер

2. Бит как минимальная единица информации. Логические операции над битами. Аппаратная реализация битовых логических операций.

3. Арифметические операции над битами. Аппаратная реализация битовых арифметических операций.

4. Применение битовых операций для реализации логических и арифметических операций над числами. Двоичная система представления чисел.

5. Алгоритмы выполнения арифметических операций над числами в двоичном виде. Перечень элементарных операций, используемых в алгоритмах выполнения арифметических операций над числами в двоичном виде.

6. Структурная схема арифметическо-логического устройства. Команды управления АЛУ.

7. Классификация запоминающих устройств.

8. Постоянные запоминающие устройства. Отличительные особенности вариантов реализации.

9. RS-триггер, D-триггер, динамический D-триггер, регистр.

10. Статическое ОЗУ. Регистровое и матричное. Схема ячейки. Типы статического ОЗУ

11. ОЗУ статическое и динамическое. Сравнение. Области применения.

12. Динамическое ОЗУ. Конструкция ячейки. Приемы увеличения быстродействия ОЗУ в процессе эволюции.

13. Архитектура универсального микропроцессора

14. Функции устройства управления микропроцессора. Понятие микрокоманды. Варианты аппаратной реализации устройства управления микропроцессора. Характерные признаки RISC архитектуры. Предпосылки возникновения и развития CISC архитектуры.

15. Структурная схема микропроцессора с характерными признаками CISC-архитектуры для работы с большими объемами оперативной памяти на примере микропроцессора 8086.

16. Сравнение архитектуры процессоров 8086 и микроконтроллера

17. Микроконтроллер как компонент «встраиваемых» систем управления. Сочетание RISC-архитектуры с особенностями «встраиваемых» систем управления. Структурная схема микроконтроллера.

18. Математические основы цифровой обработки сигналов. Набор арифметических операций для реализации алгоритмов цифровой обработки сигналов. Требования к аппаратному обеспечению цифровой обработки сигналов. Структурная схема цифрового сигнального процессора. Характерные отличия архитектуры цифровых сигнальных процессоров от микропроцессоров общего назначения.

19. Архитектура цифровых сигнальных процессоров. Обоснование принятой архитектуры

Задачи

1. Разработать схему устройства, реализующего таблицу истинности:

A	B	C	Q
0	0	0	0
0	1	0	1
1	0	0	1
1	1	0	0
x	x	1	1

2. Разработать схему устройства, реализующего таблицу истинности:

A	B	C	Q1	Q2
0	0	1	0	1
0	1	1	1	1
1	0	1	1	1
1	1	1	1	0
x	x	0	0	1

3. Записать в двоичном формате число (–52312)

4. Записать в двоичном формате число (–61681)

5. Выполнить в двоичном виде математическую операцию: 26 – 92 = ?

6. Выполнить в двоичном виде перемножение чисел: –12 × 10 = ?

7. Разделить в двоичном виде число 105 на число 5

8. Найти ошибку в операции. При делении числа –33 на 3 в двоичном коде:

-33_{10} = 1101 1111 в дополнительном коде
$+03_{10}$ = 0011

```
  11011111 | 0011
- 11       | 01001010 = 64×1 + 32×0 + 16×0 + 8×1 + 4×0 + 2×1 + 1×0 = 74₁₀
  000
- 000
  001
- 000
  011
- 011
  001
- 000
  011
- 011
  001
- 000
    1 в остатке
```

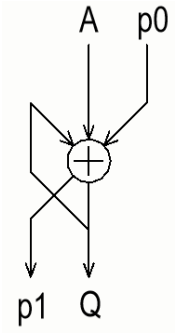
9. Разработать схему аппаратного перемножения двух двухразрядных целых беззнаковых чисел без переноса из предыдущего разряда

10. Разработать схему аппаратного сложения двух двухразрядных целых беззнаковых чисел без переноса из

предыдущего разряда

11. Разработать схему аппаратного деления двух двухразрядных целых беззнаковых чисел без переноса из предыдущего разряда

12. Разработать схему аппаратной реализации одноразрядной операции суммы с накоплением с учетом переноса из предыдущего разряда



Вход: разряд A, перенос из предыдущего разряда p0.
Выход: разряд Q = Q + A, перенос в следующий разряд p1.